

**OPTICAL ELEMENT AND MANUFACTURE THEREOF**

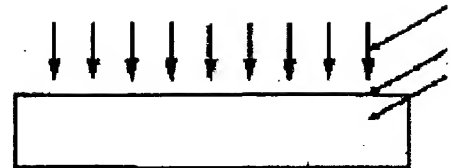
**Patent number:** JP5218494  
**Publication date:** 1993-08-27  
**Inventor:** KUMOMI HIDEYA; others: 01  
**Applicant:** CANON INC  
**Classification:**  
- international: H01L33/00  
- european:  
**Application number:** JP19920016522 19920131  
**Priority number(s):**

031356 U.S. PTO  
10/759025  
012004

**Abstract of JP5218494**

**PURPOSE:** To provide a method of manufacturing an optical element which can be monolithically formed together with a silicon semiconductor circuit on the same board.

**CONSTITUTION:** An optical element contains  $\text{SiO}_x$  ( $0 < x < 2$ ) as component. The optical element is produced through a method composed of a first process where the surface of silicon is irradiated with oxygen atom or oxygen molecule of high kinetic energy to inject oxygen into silicon and a second process where oxygen-injected silicon is thermally treated to combine oxygen and silicon together to form  $\text{SiO}_x$  ( $0 < x < 2$ ).



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-218494

(43)公開日 平成5年(1993)8月27日

(51)Int.Cl.<sup>5</sup>

H01L 33/00

識別記号

庁内整理番号

A 8934-4M

FI

技術表示箇所

審査請求 未請求 請求項の数9(全 6 頁)

(21)出願番号

特願平4-16522

(22)出願日

平成4年(1992)1月31日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 雲見 日出也

東京都大田区下丸子3丁目30番2号キャ  
ン株式会社内

(72)発明者 米原 隆夫

東京都大田区下丸子3丁目30番2号キャ  
ン株式会社内

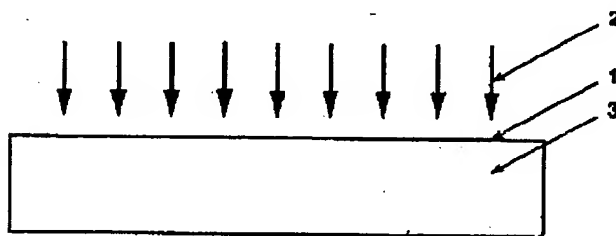
(74)代理人 弁理士 丸島 儀一

(54)【発明の名称】 光学素子及びその作製方法

(57)【要約】

【目的】 シリコン系半導体回路と同一基板上にモノリシックに形成することが可能な光学素子およびその作製方法を提供する。

【構成】  $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む光学素子。この光学素子は、シリコンの表面に運動エネルギーの高い酸素原子または酸素分子を照射することによって、前記シリコン中に酸素を注入する過程と、酸素が注入されたシリコンを熱処理することによって酸素とシリコンとを結合させ、 $\text{SiO}_x$  ( $0 < x < 2$ ) を形成する過程とから成る方法によって作製される。



**【特許請求の範囲】**

【請求項1】 シリコン表面に運動エネルギーの高い酸素原子または酸素分子を照射した後、熱処理することによって形成された $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む光学素子。

【請求項2】 前記 $\text{SiO}_x$  がフォトルミネッセンス効果を示すことを利用して、入射した光の波長とは異なる波長の光を得る波長変換素子として用いられる請求項1の光学素子。

【請求項3】 前記 $\text{SiO}_x$  がシリコン系半導体電子回路と同一基板上に形成された請求項1の光学素子。

【請求項4】 シリコンの表面に運動エネルギーの高い酸素原子または酸素分子を照射することによって、前記シリコン中に酸素を注入する過程と、酸素が注入されたシリコンを熱処理することによって酸素とシリコンとを結合させ、 $\text{SiO}_x$  ( $0 < x < 2$ ) を形成する過程とから成る光学素子の作製方法。

【請求項5】 前記酸素原子をイオン化し、この酸素イオンを電界によって加速してシリコンの表面に照射する請求項4の光学素子の作製方法。

【請求項6】 p n接合を有するシリコンのp n接合近傍に $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む領域が設けられて成る発光素子。

【請求項7】 p n接合を有するシリコンを形成する過程と、前記シリコンのp n接合近傍に運動エネルギーの高い酸素原子または酸素分子を照射することによってシリコン中に酸素を注入する過程と、酸素が注入されたシリコンを熱処理することによって酸素とシリコンとを結合させ、 $\text{SiO}_x$  ( $0 < x < 2$ ) を形成する過程とから成る発光素子の作製方法。

【請求項8】 シリコン酸化物、シリコン窒化物またはシリコン酸化窒化物から成る発光層を有する交流駆動型エレクトロクロミック素子。

【請求項9】 シリコンまたはシリコン化合物に酸素または窒素のイオンを注入する過程と、イオンが注入されたシリコンまたはシリコン化合物を熱処理して発光層とする過程とから成るエレクトロクロミック素子の作製方法。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】 本発明は、シリコンを母材料とする波長変換素子等の光学素子及びその作製方法に関する。

**【0002】**

【従来の技術】 近年、化合物半導体の分野において、半導体電子回路や発光受光素子と光学部品とを同一素子上に集積化したOEIC（光学電子集積回路）技術の研究開発が盛んに行われている。その理由は、電流注入による可視光の発光が直接遷移型の化合物半導体で容易に得られるからである。そして、このようなOEICでは、

微細なミラー、回折格子などの光学部品も化合物半導体で形成される。

【0003】 一方、電子素子の大規模集積回路の材料としては、圧倒的にシリコンが多く用いられており、その優位は今後とも揺るぎないものと予想される。したがって、このような集積回路と光学素子とをモノリシックに形成したOEICを構成するためには、シリコンを母材料とする波長変換素子、発光素子、EL（エレクトロルミネッセンス）素子などの光学素子を実現することが必要となってくる。

【0004】 例えば、現在までに光学素子への可能性が示されているシリコン系材料、構造あるいは現象としては、(1) アブライド・フィジックス・レターズ (Appl. Phys. Lett.) 第56巻2379頁 (1990年) に記載された、周囲が酸化膜で被われたSi超微粒子、(2) ジャーナル・オブ・アブライド・フィジックス (J. Appl. Phys.) 第52巻4241頁 (1981年) に記載されたグローディスチャージ (glow discharge) 法で堆積された $\text{SiO}_x$  膜のフォトルミネッセンス (photoluminescence) 効果、(3) アブライド・フィジックス・レターズ第59巻304頁 (1991年) に記載された、単結晶Siの陽極化成によって得られる多孔質シリコン、(4) MOS構造Si-FETのドレイン端におけるアバランシ (avalanche) 崩壊を伴ったホットキャリア (hot carrier) の再結合、(5) Si系アモルファス材料の超格子構造によるEL効果などが挙げられる。

**【0005】**

【発明が解決しようとする問題点】 しかしながら、上記(3)を利用した素子は電極の取り出しが実用的ではない。また、(4)の現象は、そもそも素子の不安定状態における特異現象である故に、制御性に問題があることに加え、発光領域の形状設計の自由度が低いという発光素子としては致命的な欠陥を有している。また、(5)の現象は、精力的な研究にも関わらず、発光強度の不足や成膜方法の繁雑さから実用には程遠い。このように、何れの現象を利用するにせよ、各種の問題を克服する新しい構造、素子の作製方法の創造が不可欠であった。

【0006】 本発明は、上記(2)の $\text{SiO}_x$ のフォトルミネッセンス効果に着目し、この効果を利用した光学素子をより制御性良く、高能率に作製できる方法を見いだしたものである。また、本発明は、上記の $\text{SiO}_x$ を利用した発光ダイオード(LED)及び $\text{SiO}_x$ 、 $\text{SiN}_x$ 、 $\text{SiO}_x\text{N}_y$ 等の発光現象を利用したEL素子の構造に関しても提案するものである。

【0007】 即ち、本発明の目的は、シリコンを母材料として、シリコン系半導体回路と同一基板上に形成が可能な光学素子およびこの光学素子を効率良く作製する方法を提供することにある。

**【0008】**

【問題点を解決するための手段】 本発明の上記目的は、

シリコン表面に運動エネルギーの高い酸素原子または酸素分子を照射した後、熱処理することによって形成された $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む光学素子によって達成される。

【0009】また、上記光学素子は、シリコンの表面に運動エネルギーの高い酸素原子または酸素分子を照射することによって、前記シリコン中に酸素を注入する過程と、酸素が注入されたシリコンを熱処理することによって酸素とシリコンとを結合させ、 $\text{SiO}_x$  ( $0 < x < 2$ ) を形成する過程とから成る方法によって作製される。

【0010】本発明に基づく発光素子は、pn接合を有するシリコンのpn接合近傍に $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む領域が設けられて成る。また、本発明に基づく交流駆動型エレクトロクロミック素子は、シリコン酸化物、シリコン窒化物またはシリコン酸化窒化物から発光層を形成することによって成る。

【0011】

【実施例】図1は本発明を波長変換素子に適用した第1の実施態様の作製方法を説明するための略断面図である。また、図2は図1の方法で作製された波長変換素子の略断面図である。

【0012】第1の実施態様の波長変換素子を作製する場合には、まずシリコン基板の表面1に、十分高い運動エネルギーを持った酸素原子または酸素分子2を照射し、シリコン基板の内部3に酸素を注入する。ここで、シリコン基板は、用途に応じて単結晶シリコン、多結晶シリコンまたは非晶質シリコンのいずれでも良い。また、酸素原子または酸素分子2として、酸素イオンまたは酸素プラズマを用いて、電界で加速してシリコン基板に照射しても良い。ここで、酸素注入をシリコン基板の表面1の全域に行えば、大面積素子が得られる。また、通常のリソグラフィ技術を用いて局所的な注入を行えば、微細な素子を局所的に形成することも可能である。

【0013】次に、上記のように酸素が注入された基板に熱処理を行い、注入された酸素とシリコンを結合させる。この熱処理によって、図2のようにシリコン内部に $\text{SiO}_x$  ( $0 < x < 2$ ) を含む領域4が形成され、本実施態様の素子が完成する。熱処理の具体的方法としては、シリコン基板の表面1を損なわないものであれば、どのような方法を用いても構わない。また、上記の作製方法において、酸素の組成比 $x$ は、注入する酸素濃度と熱処理条件によって、0から2までの範囲で連続的に変化させることが可能であり、用途に応じて適宜選択することができる。

【0014】上記のように作製された波長変換素子は、 $\text{SiO}_x$  がフォトルミネッセンス効果を示すことを利用して、入射した光の波長とは異なる波長の光を発する。ここで、 $\text{SiO}_x$  のフォトルミネッセンス発光ピーク波

長は、組成比 $x$ の増加とともに短波長側へ連続的にシフトすることが、前述のジャーナル・オブ・アプライド・フィジクス第52巻4241頁(1981年)で知られている。したがって、上記作製方法で、組成比 $x$ を調整することによって、所望のピーク波長で発光する素子を得ることができる。

【0015】酸素注入と熱処理という本発明の簡便な工程は、何れも通常のシリコンプロセスの範疇にあり、周知のプロセスから適当な方法を選択すれば良い。これら2つの工程は、独立して行う必要はなく、同時に行うことも可能である。また、本発明の光学素子は、その極めて簡素な構造故に、他のいかなる電子・光学素子とも容易に共存、例えば同一基板上に集積化することができる。

【0016】上記の方法にしたがって波長変換素子を作製した例を、以下に更に具体的に示す。

【0017】【実施例1】4インチ径シリコン基板の表面上に、100keVのエネルギーに加速された酸素イオンを $1 \times 10^{17} \text{cm}^{-2}$ のドーズで注入した。次いで、基板表面に常圧CVD(ケミカル・ベイパー・デポジション)法を用いて50nmの膜厚の $\text{SiO}_2$ を形成してから、窒素雰囲気中で1000℃の温度で30分程熱処理した。この基板表面にフィルターによって可視光域を除いたXeランプを照射したところ、500nm近傍にピーク波長を持つフォトルミネッセンスの発光が観測された。

【0018】【実施例2】5インチ径シリコン基板の表面上に熱酸化によって200nmの膜厚の $\text{SiO}_2$ を形成し、その上に低圧CVD法を用いて200nmの膜厚の多結晶シリコン膜を堆積した。この多結晶膜に、50keVのエネルギーに加速された酸素イオンを $5 \times 10^{16} \text{cm}^{-2}$ のドーズで注入した。次いで、基板表面に常圧CVD法を用いて100nmの膜厚の $\text{SiO}_2$ を形成してから、窒素雰囲気中でランプ加熱により1200℃の温度で1分間程熱処理した。この基板表面にKrレーザ光を照射したところ、550nm近傍にピーク波長を持つフォトルミネッセンスの発光が観察された。そこで、通常のリソグラフィ工程によって、多結晶膜と酸化膜で被われた基板表面の一部に開口部を設けて単結晶シリコンを露出させ、そこに通常のMOSトランジスタを作製したところ、同時に未加工のシリコン基板上に作製したものに遜色なく動作した。このことから、波長変換素子と電子素子とが共存し得ることが確認された。

【0019】【実施例3】4インチ径石英基板の表面上に、RFマグネトロンスパッタ法によって400nmの膜厚の非晶質シリコンを形成した。次いで、基板温度を400℃に保ちながら、酸素イオンシャワーに1時間ほど晒した。この非晶質膜に可視光を除いた水銀ランプ光を照射したところ、600nm近傍にピーク波長を持つフォトルミネッセンスの発光が観察された。

【0020】図3は、本発明を発光素子に適用した第2の実施態様を示す概略図である。図3において、符号5及び6はそれぞれ、固体シリコンに各種不純物を導入することによって形成されたp型領域及びn型領域を示す。これらの領域の界面、即ちpn接合面の近傍には、 $\text{SiO}_x$  ( $0 < x < 2$ ) を成分として含む領域8が形成されている。p型領域5及びn型領域6の両端からpn接合の順バイアス方向に電界を印加すると、接合界面7で発生した電子及び正孔の一部が、それぞれの領域において $\text{SiO}_x$  に注入され、発光する。発光波長は第1の実施態様で説明したように組成比xの値によって連続的に変化するため、作製時にxの値を制御することによって、所望の波長の光を発する素子を得ることができる。

【0021】図4及び図5は、図3の素子からの光の取り出し法を説明する斜視図である。図4及び図5において、図3と同一の部材には同一の符号を付し、詳細な説明は省略する。発光9は、図4のようにpn接合の断面から取り出しても、図5のように接合面と直交する方向に、Si中を透過させて取り出しても良い。素子作製技術の観点からいえば、図4の素子の場合にはp型領域5及びn型領域6を積層し、界面7に直交する断面を露出させる方法か、平面内にp型領域5及びn型領域6を形成する方法が用いられる。一方、図5の素子の場合には、Si中における発光9の透過距離の制限から、p型領域5またはn型領域6の厚さには上限があり、波長の選択によっては、浅い接合の形成技術を用いる必要が生じる。また、 $\text{SiO}_x$  を成分として含む領域8の幅は、接合界面7からの距離がそれぞれ、電子及び正孔の拡散長程度あれば十分であるが、それ以上或はそれ以下であっても支障はない。更に、領域8は、必ずしもp型領域5及びn型領域6の両領域に互って設けられている必要はなく、何れか一方の領域にのみ設けられても構わない。

【0022】本実施態様の発光素子において重要な点は、接合界面の近傍に設けられた $\text{SiO}_x$  がpn接合のダイオード特性を損なわないこと、及び、 $\text{SiO}_x$  の組成比x、構造やSi中の濃度が、設定した発光波長、電流注入効率に対して厳密に制御されていることである。これらの点は全て、素子の作製方法、作製条件に関わってくる。例えば、本実施態様の素子は、単結晶Si基板の深さ方向へ表面と平行に予め形成されたpn接合に酸素イオンを注入し、この基板を熱処理して結晶回復と $\text{SiO}_x$  の結合・安定化を図ることによって作製される。この場合、SIMOX法のように熱処理温度が高すぎると、 $\text{SiO}_2$  がSiと分離してしまうので、前記基板を低い温度で熱処理する必要がある。

【0023】本実施態様の発光素子の具体例を以下に示す。

【0024】[実施例4] 初めに、4インチ径の単結晶シリコン基板 (<100>型、抵抗率0.01Ωcm) の

表面上に、CVDエピタキシャル成長法によって、 $10^{16}\text{cm}^{-3}$ の濃度でリンをドーピングしながら、n型エピタキシャル層を20μm程の膜厚まで形成した。次いで、このn型エピタキシャル層にボロンをドーズ量 $7 \times 10^{14}\text{cm}^{-2}$ 、加速エネルギー30keVで注入し、これを窒素雰囲気中で950℃で60分間アニールした。更に、120keVのエネルギーに加速された酸素イオンを $1 \times 10^{16}\text{cm}^{-2}$ のドーズで注入し、窒素雰囲気中で1000℃で30分間アニールした。この基板表面にITO膜を800Åの膜厚で形成し、基板裏面との間に5V程の電圧で通電したところ、基板面方向に、600nm近傍にピーク波長を持つ発光が観察された。また、基板を劈開して断面から観察したところ、接合界面と思われる領域から発光していることが確認された。

【0025】[実施例5] 初めに、石英基板の表面上に、低圧CVD法によって、 $10^{16}\text{cm}^{-3}$ の濃度でリンがドープされるようにn型多結晶Si膜を0.4μm程の膜厚で形成した。次いで、このn型多結晶膜に、フォトリソグラフィ工程とイオン注入・熱処理工程を用いて、プレナー型のリング状ダイオードを形成した。最も内側にある直径100μmの円形領域は、リンをドーズ量 $2 \times 10^{15}\text{cm}^{-2}$ 、加速エネルギー150keVで注入して $n^+$ 領域とし、その外周から10μm隔てた外側の幅10μmのリング領域に、ボロンをドーズ量 $5 \times 10^{15}\text{cm}^{-2}$ 、加速エネルギー30keVで注入して $p^+$ 領域とし、これを窒素雰囲気中で950℃で30分間アニールした。更に、この $p^+$ リング領域の内壁にある、イオン注入されていないn領域との円筒状の接合界面から、両領域にそれぞれ5μm入り込んだ都合幅10μmのリング状領域に150keVのエネルギーに加速された酸素イオンを $4 \times 10^{16}\text{cm}^{-2}$ のドーズで注入し、窒素雰囲気中で1000℃で30分間アニールした。この素子表面から $p^+$ 領域と $n^+$ 領域との間に5V程の電圧で通電し、石英基板裏面から観察したところ、ちょうど接合界面に対応すると思われる断面形状がリング形の発光が観察された。

【0026】次に、本発明を交流駆動型EL素子に適用した第3の実施態様について説明する。前述のように、従来よりグローディスチャージ法で堆積された非晶質のシリコン酸化物( $\text{SiO}_x$ )やシリコン窒化物( $\text{SiN}_x$ )が、フォトルミネッセンスを示すことは知られている。本発明者らの研究では、シリコン酸化窒化物( $\text{SiO}_x\text{N}_y$ )も同様の発光を示すことが分かっている。本実施態様はこのような現象を利用したものである。

【0027】図6は、本実施態様のEL素子の構成例を示す略断面図である。図6の素子は、シリコン化合物( $\text{SiO}_x$ ,  $\text{SiN}_x$ ,  $\text{SiO}_x\text{N}_y$ )から成る発光層10の両面に、この発光層10をサンドイッチにするように絶縁層11及び12が形成されている。更に、これらの絶縁層の外側に、電極13及び14が設けられてい

る。この素子に、電極13及び14を通して交流電源より交流電圧15を印加すると、発光層10はエレクトロルミネッセンスを発する。ここで、発光層10の抵抗が十分に高ければ、絶縁層11及び12を省くことができる。また、素子の作製時に、発光層を構成するシリコン化合物の組成比を制御することによって、所望の波長の光を発する素子を得ることができる。

【0028】次に、シリコン化合物の形成方法について説明する。第1の方法は、堆積によるものである。即ち、予め用意した下部電極14の上に絶縁層12を形成し、更にその上に所望のシリコン化合物を堆積して発光層10とし、更に上部絶縁層11及び上部電極13を形成する。堆積膜の、特に、低温で堆積されたシリコン化合物は、一般に熱安定性に劣るので、堆積後に適当な雰囲気中で熱処理を施して、構造及び組成を安定化させる必要がある。

【0029】第2の方法は、イオン注入を用いるものである。即ち、第1の方法において、初めから所望のシリコン化合物を堆積する代わりに、純粋なシリコン層或はシリコン化合物層を形成し、次いで、それらの酸素または窒素のイオンを注入することにより、最終的に所望の組成のシリコン化合物を得る。この場合の、注入イオンの活性化の必要に応じて、イオン注入後の熱処理を施す。

【0030】本実施態様のEL素子の具体例を以下に示す。

【0031】〔実施例6〕初めに、ガラス基板上に透明電極材料 $\text{In}_2\text{O}_3$ を1000Åの膜厚で形成し、これを下部電極とした。次に、スパッタ法で $\text{Si}_3\text{N}_4$ を2000Åの膜厚で形成し、これを下部絶縁層とした。そして、この絶縁層の表面の一部に、グローディスチャージ法で $\text{SiO}_x$ を5000Å程堆積し、更に先程と同様の絶縁層でそれを覆った。この段階で、基板全体を窒素雰囲気中で400℃で熱処理し、 $\text{SiO}_x$ を安定化した。ここで、組成比 $x$ は1.1とした。その後、 $\text{SiO}_x$ 層より広い面積のAl膜を3000Åの膜厚で形成し、これを上部電極とした。最後に、Al膜からずれた位置の $\text{Si}_3\text{N}_4$ 絶縁層に開口部を設け、 $\text{In}_2\text{O}_3$ 下部電極を一部露出させた。

【0032】上記のように作製した素子の上下の電極間に、200V、1kHzの矩形波交流電圧を印加したところ、ガラス基板側から可視のEL発光が確認できた。

【0033】〔実施例7〕初めに、石英基板上に透明電極材料 $\text{In}_2\text{O}_3$ を2000Åの膜厚で形成し、これを下部電極とした。次に、LPCVD法で $\text{Si}_3\text{N}_4$ を2000Åの膜厚で形成し、これを下部絶縁層とした。そして、同じくLPCVD法で多結晶シリコンを4000Åの膜厚で堆積した。この多結晶シリコン膜に、90keVのエネルギーに加速された窒素イオンを $5 \times 10^{16}\text{cm}^{-2}$ のドーズで注入し、更に窒素雰囲気中で800℃で熱

処理した。この多結晶シリコン膜を、通常のリソグラフィ工程で500μm角の領域を残してパターンニングした後に、先と同様の $\text{Si}_3\text{N}_4$ 膜で被覆した。この後、残された多結晶シリコン膜より広い面積のAl膜を3000Åの膜厚で形成し、上部電極とした。最後に、Al膜からずれた位置の $\text{Si}_3\text{N}_4$ 絶縁層に開口部を設け、 $\text{In}_2\text{O}_3$ 下部電極を一部露出させた。

【0034】上記のように作製した素子の上下の電極間に、250V、5kHzの矩形波交流電圧を印加したところ、基板裏面側からEL発光が確認できた。

【0035】〔実施例8〕初めに、低抵抗の単結晶シリコン基板上に熱酸化によって2000Åの膜厚の $\text{SiO}_2$ 膜を形成し、基板を下部電極、酸化膜を下部絶縁層とした。次に、グローディスチャージ法で $\text{SiO}_x$ を5000Å程堆積し、この膜に150keVのエネルギーに加速された窒素イオンを $2 \times 10^{16}\text{cm}^{-2}$ のドーズで注入した。この $\text{SiO}_x\text{N}_y$ 膜を、通常のリソグラフィ工程で1mm角の領域を残してパターンニングした後に、APCVD法によって膜厚2000Åの $\text{SiO}_2$ 膜で被覆した。ここで、窒素雰囲気中で800℃で熱処理した後に、 $\text{SiO}_x\text{N}_y$ 膜より広い面積のITO膜を2000Åの膜厚で形成し、上部電極とした。

【0036】上記のように作製した素子のITO膜とシリコン基板裏面との間に、300V、0.5kHzの矩形波交流電圧を印加したところ、基板表面側からEL発光が確認できた。

#### 【0037】

【発明の効果】以上説明したように、本発明の光学素子は、シリコン化合物の発光現象を利用した構成としたので、シリコン系半導体回路と同一基板上にモノリシックに形成することが可能となった。また、本発明の方法を用いることによって、制御性良く、高能率に光学素子が作製できる効果が得られた。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施態様の素子を作製する方法を説明するための略断面図である。

【図2】本発明の第1の実施態様の素子の構成を示す略断面図である。

【図3】本発明の第2の実施態様の発光素子の構成を示す概略図である。

【図4】図3の素子からの光の取り出し方の一例を示す概略斜視図である。

【図5】図3の素子からの光の取り出し方の他の例を示す概略斜視図である。

【図6】本発明の第3の実施態様のEL素子の構成を示す略断面図である。

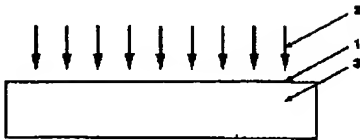
#### 【符号の説明】

- 1 基板の表面
- 2 酸素原子または酸素分子
- 3 基板の内部

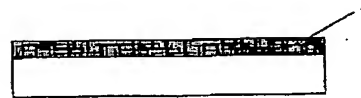
- 4  $\text{SiO}_x$  を含む領域  
 5 p型領域  
 6 n型領域  
 7 接合界面  
 8  $\text{SiO}_x$  を含む領域  
 9 発光

- 10 発光層  
 11 上部絶縁層  
 12 下部絶縁層  
 13 上部電極  
 14 下部電極  
 15 交流電圧

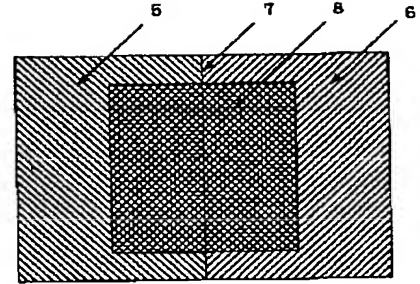
【図1】



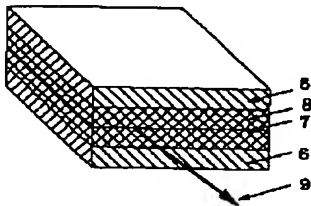
【図2】



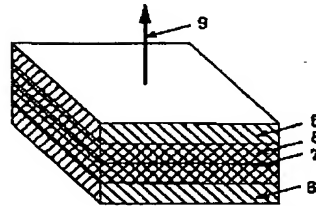
【図3】



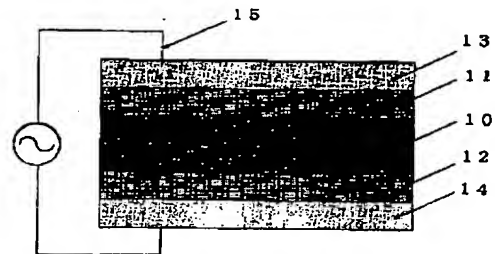
【図4】



【図5】



【図6】



**THIS PAGE BLANK (USPTO)**